

高速數位系統的印刷電路板電磁相容分析

邱建文

國立宜蘭大學電子工程學系副教授

摘要

資訊產品的硬體系統為因應多個電源電壓需求，印刷電路板層結構的金屬電源平面或接地平面經常被切割成爲有限寬度平面；另外，由於數位訊號操作的時脈速度也逐漸提高，因此電磁相容(EMC)及干擾(EMI)問題逐漸嚴重。本論文的研究重點在於了解有限寬度電源或接地金屬平面的 PCB 結構，在包含非線性元件於高速傳輸下的 EMI 機制及影響。實驗設計上，製作高速時脈驅動的 PCB 電路板進行三米輻射場量測以了解輻射效應外，並考慮不同位置電源饋入所造成輻射場的改變。在理論方面，則以時域有限差分法(FDTD)進行模擬，以了解在處理此類 PCB 之 EMI 問題學理上的可行性。理論模擬上首先考慮有切割槽縫的金屬平面所造成的接地反彈(ground bounce)問題，然後再模擬利用差動訊號傳輸來連接主動元件，以降低不完整金屬平面所造成共模訊號輻射時的影響。

關鍵詞：電磁干擾、電磁相容、時域有限差分法、接地反彈。

EMC Analysis on the PCB of High-Speed Digital Systems

Chien-Wen Chiu

Associate Professor, Department of Electronic Engineering, National Ilan University

Abstract

As clock speed is gradually increased, the EMC problems on the practical printed circuit board become more serious and sophisticated due to the demands of different power level or ground plane slitting. This paper will be emphasized on characterizing the radiation mechanism of PCB with imperfect ground and nonlinear load. A typical PCB structure with three layers and high-speed clock driver was designed and fabricated to investigate radiated electromagnetic field. Measurement was performed at an anechoic chamber room and E-field was measured at 3m away. By applying the FDTD approach, simulation program was established to validate its feasibility to solve the EMI problem of PCB in the high-speed digital systems with slit ground plane. Transmission line with differential signals will be recommended and demonstrated to reduce the common-mode radiation field as nonlinear driver or receiver is connected to the imperfect ground plane.

Key words : EMI, EMC, FDTD, SPICE

一、前言

電子工業的發展過程中，由於微電子技術的精進，使得資訊硬體的時脈速度飛快的提昇，在進入二十一世紀的今日，電腦中央處理單元(CPU)的時脈速度已經可以超過 GHz 的階段。對於數位電路系統而言，在 CPU 的速度提昇下，週邊的相關硬體電路，如記憶體 (RAM)、晶片組 (Chip-set)、PCI (週邊界面) 等匯流排的速度也必須跟上腳步。CPU 的主導龍頭老大 Intel 更是力推所謂的 RAM-bus 架構，欲將週邊硬體速度提昇到時脈為 400MHz、800MHz 及 1.2GHz，期望利用技術門檻的難度來擺脫競爭者的壓力。

隨著時脈速度的快速提昇，PCB 本身、IC 的構裝、背板(Back plane)與連接器(connector)等實際連接主動元件或電源之間的連接結構(Interconnection structures)，其傳輸結構的電氣特性所造成的訊號完整度 SI(Signal integrity)、電源完整性 PI(Power integrity)及電磁干擾 EMI (Electromagnetic interference)等問題逐漸浮現，使得硬體製造問題增加，硬體工程師與 EMI 工程師負擔加重，不僅拉長製造上市時間，也造成製造成本增加。

因此美國 Missouri-Rolla(UMR)大學 EMC 研究室的 Todd H. Hubing 教授等人於 1996~1999 年與 Intel、AMD 與 HP 等廠商合作發展出一套 EMC 專家系統，用於預測 PCB 的 EMI 輻射，並期借助人工智慧以解決 EMC 問題 [1]~[2]。但是，EMC 專家系統是在準靜態假設下所發展出來的模型(model)，對於較低的時脈頻率時，可以對實際問題提供解決的方法，但對於較高頻率時，準靜態的假設無法準確計算輻射場的強度，此時在理論上必須使用全波分析法(Full-Wave Analysis)來處理高頻輻射的問題。

再上述的問題下，有些大型資訊廠商嚐試導入數值電磁模擬軟體，在 Layout 階段模擬 EMI 問題，找出 PCB 的電磁輻射潛在位置，進一步解決 EMI 問題。但是受限於 EMI 模擬軟體的計算能力限制，目前商用模擬軟體僅能就簡單結構在無窮大金屬接地面、無限寬介質及主動元件為線性模型(linear model)的條件下進行模擬以了解輻射機制。對於有限區域的金屬接地面、有限寬度的介質及非線性的數位電路模型等較實際的硬體系統上，對實際製造產品上的 EMI 問題，並無法提供實際模擬應用。

目前全波理論分析 EMI 問題文獻上有利利用 EFIE(Electric field integral equation) 及 FDTD(Finite difference time domain)兩種方法。文獻上例如 Daijavad 先生於 1992 年，利用動差法(MoM)+EFIE 方法處理包含隔絕外殼盒子(Shield box)等 3D 結構的 PCB 輻射機制[3]。1997 年 Li 使用時域有限差分法(FDTD)分析電腦外殼(Enclosure)有開槽(Aperture)的 EMI 輻射[4]。同年 Ali 先生利用有限元素法及動差法(FEM/MoM)處理外加排線(Ribbon cable)的 EMI 輻射機制[5]。但這些方法分析時都

沒有考慮元件切換(Switching)時的輸出入元件特性，處理的接地平面也限於無窮大平面，介質也是假設成無窮寬。

但是對於日益複雜的數位系統 PCB 而言，電源及接地面(Power-ground plane)的金屬平面經內層切割後變成為有限金屬寬度的平面，且平面更有切縫(slit)等情況，此時結構屬於有限金屬平面及介質結構，電流回流路徑(Current return path)較為複雜，高頻率下比較適合用 FDTD 的方法處理。加上傳輸線所連接的元件為數位非線性主動元件，不易進行理論模擬。因此本論文首先由實驗出發，由實驗來解析高速數位系統的印刷電路板電磁相容問題。實驗設計上，製作高速時脈驅動的 PCB 電路板進行三米輻射場量測以了解輻射效應外，並考慮不同位置電源饋入所造成輻射場的改變。理論模擬上，則由時域有限差分法出發，研究 PCB 結構的 EMC 問題，由於計算電磁方面利用 FDTD 結合 SPICE 的方法已漸成熟，學理上使用 FDTD+SPICE 的方法來分析高速數位印刷電路板的輻射機制似乎可行，期望理論上可以了解有限接地金屬平面的 PCB 結構，在包含非線性元件於高速傳輸下的 EMI 機制及影響。

二、研究方法及實驗

對於 PCB 結構的 EMC 問題研究在實際執行上，吾人僅考慮有切縫(Slit)切割過的有限寬度接地及電源平面，然後連接到有考慮電源端及接地端的非線性主動元件的數位 IC 上(如圖一為簡例)，在訊號驅動瞬間時，不同位置的接地或電源饋入點，考慮有主動元件的驅動端及負載下的輻射機制。

因此連接非線性負載及不完整接地面的 PCB 輻射問題可以簡化成圖二的模型。在考慮複雜的 EMI 問題簡化時，我們用如圖三的結構進行實驗量測以了解輻射的機制，此結構有三層金屬，依序為訊號層、電源及接地層，PCB 結構的寬度是 148mm，長度是 198mm。圖三的訊號輸入源是利用 Integrated circuit system Inc. 公司的 ICS-8430-01 頻率合成器 IC 產生 250MHz 及 446MHz 的時脈，第一次實驗(Exper. 1)時，實驗裝置的時脈產生器模組是先用金屬盒隔絕避免輻射，並將金屬盒放置於第三層的金屬接地平面下方，然後時脈產生器的差動輸出訊號經由差動對的兩條同軸線饋入到圖三的驅動端 IC(driver IC)，驅動端的緩衝級 IC 是利用 ICS-83023 Buffer IC 來產生輸出脈波訊號去驅動微帶線，此 IC 內部 Skew 為 60ps，可使用頻率達 350MHz。然後在不同位置(feed 2~5)處饋入 3.3 伏直流電壓以提供數位 IC 電源，使高速訊號進入 Buffer IC 後再經由微帶傳輸線到終端匹配負載，然後經由接地平面回流到電源端。第二次實驗(Exper. 2)則是將產生時脈的頻率合成電路直接製作在接地平面下的第四層基板下(因此有四層金屬線層)，然後時脈產生電路的輸出訊號直接穿透金屬平面，再饋入於 ICS-83023 Buffer IC 的輸入端，使高速訊號直接經由 Buffer IC 流經微帶傳輸線到終端匹配負載，回流訊號則經由負載地端連

接接地金屬平面彎繞槽縫(Slit)回到電源端。

實驗量測是委請林口誠信科技公司在 3m 的無反射室內進行電場量測，電場接收時改變接收天線極化方向，量測待測物的水平極化電場(Horizontal polarization field)(E_h)及垂直極化電場(Vertical polarization field)(E_v)，然後記錄量測到的最大電場強度。量測是在無反射室進行，量測時儀器所測得的電場強度為初略值(Raw data)，必需進行校準，扣除各個測量頻率下接收天線的損耗(Antenna loss)、同軸線損耗(Cable loss)以及放大器的增益(Amplifier gain)，校準後所得到的數值才是在 3 米外 PCB 本身的真正輻射場強度。由於輻射時的共振模態有很多種，最強的輻射方向並不一定，因此量測時待測物進行 360 度旋轉，然後找出最強的場輻射場強度與方向。

三、實驗結果與討論

量測結果如圖四至八所示，第一次實驗結果如圖四與圖五所示，第二次實驗結果顯示在圖六與圖七，其中圖四訊號源時脈為 250MHz，圖五訊號源時脈為 446MHz 的數位訊號，緩衝極的輸出方波電壓約 2.6 伏特。傳輸線特徵阻抗為 50Ω，每張圖中 case 1 是電源面沒有切縫情況，case 2-5 是電源面有槽縫切縫情況，case 1 及 2 是在 feed 2 進行饋入直流電源，而 case 3、4 及 5 分別於 feed 3、4、5 處饋入直流電源。由圖可知所量測到的輻射場部份都超過 FCC Class-B 的規範。在測試結構中微帶傳輸線本身或不完整接地平面與同軸電纜間若有共模訊號(Common mode signal)產生，則會形成偶極天線效應的輻射，它的半波長共振頻率大約在 260MHz，考慮趨動及接收端的電容負載效應時，其共振頻率很接近 250MHz 時脈，因此 250MHz 及三倍頻 750MHz 的頻率造成輻射比較大。由圖也可發現 case 2 及 case 3 它們的直流電源饋入的電流必須流經切割槽縫，因此輻射場比較大。在圖五中，由於在 buffer IC 輸出端的時脈超過使用頻率範圍，因此數位訊號輸出的高頻成分比較小，高頻輻射場下降很快。原本期望 case 1 沒有切割槽縫的金屬平面時輻射場會比較小，但由於同軸電纜線的輻射沒有完全排除，使得沒有切割金屬平面的 case 1，量測結果輻射場沒有預期那麼理想的小，推測原因可能是同軸線與傳輸線的偶極天線效應造成輻射。實驗前以為在 feed 2 或 feed 3 饋入電源，電源供應的電流所需流經路徑較長，接地反彈(Ground bounce)的電壓會較大，輻射電磁場也應該比較大，但實驗結果也不容易完整觀察到此特性，但實驗中由低頻的水平輻射場約略可觀察到此一趨勢。

對於金屬平面上的微帶線而言，線長為 152mm，線寬為 2mm，當基板介電係數為 4.5 時，半波長共振頻率是 260MHz，至於兩層金屬平面共振腔的共振頻率其理論值大約 596MHz[6]，500MHz 以下的脈波訊號中的諧波頻率，由於與共振腔截止頻率有所差距，因此應該沒有

產生共振腔諧振(Cavity resonance) 形成輻射現象。但頻率超過 600MHz，則平行平板共振模態(Parallel plate resonance modes)將會被激發，因此會造成平行平板的天線輻射效應，當金屬平面上有槽縫切割時，平行平板的截止共振頻率(Cutting-off frequency)會下降(比 596MHz 還低)。觀察圖四的三次諧波(750MHz)的輻射特別強，此時頻率已超過平行平板共振模態的截止共振頻率 596MHz，但此時對此頻率而言，微帶線約是 $\lambda/6$ ，微帶線的天線差模輻射效應不強，但是若考慮包含微帶線與同軸電纜的共模輻射效應以及平行平板的輻射效應出現時，整體的輻射效應將會特別強。

圖六的輻射場量測是第二次實驗(Exper. 2)的結果，此時時脈基本頻率為 285MHz，觀察圖六、七結果可發現，電磁場輻射也都超過 FCC Class-B 的規範，Case 1 是沒有槽縫切割的接地平面，因此輻射效應通常比較小，因為激發共模模態電流(Common mode current)較少，共模輻射也比較小。另外在第二個諧波頻率(Second harmonics)(570MHz)時，有槽縫切割的接地平面情況時(Case 2, 3, 4, 5)，因為平行平板共振模態已經被激發(因有槽縫切割所以共振頻率較低)，所以輻射效應特別明顯，但沒有槽縫切割的接地平面情況時(Case 1)，電磁場輻射小很多，原因應是平行平板共振模態尚未被激發之故。至於第三及第六個諧波頻率輻射強度相對較強，則是共模模態及平行平板共振模態(Parallel plate resonance mode) 都已被激發產生輻射之故。

圖七是兩次實驗(Exper.1,2)在不同極化方向接收的比較，在低頻時，水平極化方向(Horizontal polarization)的輻射場較強，主要是傳輸線上的差模訊號形成迴路天線(Loop antenna)輻射或是微帶傳輸線本身與同軸電纜間的共模訊號形成偶極天線的輻射所造成。但在高頻率時，垂直極化方向(Vertical polarization)的輻射場較強，主要的是平行平板天線(Parallel plate antenna)經由邊緣洩落輻射所造成，此時電場的極化方向是垂直極化。

圖八是兩次實驗(Exper. 1, 2)的比較，其中圖(a)是實驗裝置為 case 1 的結果，也就是電源面沒有被切割的情況，圖(b)是實驗裝置為 case 2 的結果，也就是電源面有槽縫切割的情況，實驗一(Exper. 1)是將時脈產生器的電路由差動對的兩條同軸線饋入到圖三的驅動端 IC(driver IC)，但第二次實驗(Exper. 2)是將時脈產生器的電路直接置放於接地平面下的第四層基板下，因此第二次實驗訊號沒有經過兩條同軸線，由於 cable 線和微帶線之間若存在共模電壓訊號，則容易形成偶極天線效應，所以當共模訊號產生時，在 cable 線和微帶線之間形成的偶極天線產生輻射會比較大。由圖八(a)與(b)可知，實驗一(Exper. 1)比實驗二(Exper. 2)的輻射場較強，它的原因就在於 Cable 所造成的輻射。因此高速 PCB 的設計必需盡量避免產生共模訊號，減少有 cable 線時因為共模電壓所形成的 cable 線輻射。

四、理論模擬與討論

雖然實驗可以明瞭實際輻射強度，但不容易解析各種輻射機制及尋求解決之道，因此理論模擬分析就有其必要性。理論上由於槽縫切割造成電流路徑的改變增長，電感增加的結果造成回流訊號流經接地端會感應反彈電壓，一般稱為接地反彈(Ground bounce)，此反彈電壓容易造成共模輻射(Common mode radiation)[6]。圖九是圖三結構利用本實驗室撰寫的FDTD程式進行時域模擬所得的結果，數值模擬時分割的單包(Cell)大小為 $0.5 \times 0.5 \times 0.2$ mm，分割數目為 $200 \times 100 \times 50$ ，時間間隔為 0.58 ps，所需記憶體數量為30MB，執行時間間隔(Time step)次數為2000，模擬所需CPU(Pentium IV)時間為45分鐘。圖九為有槽縫切割與沒有槽縫切割的模擬的比較，有槽縫切割的情況模擬時，槽線離左邊邊界為90mm(其中 P_1 及 P_2 點跨越槽線分別在離左邊邊界60mm及110mm處)。模擬是用高斯脈波(Gaussian pulse)由左邊IC端饋入，電壓最大是1V。由圖九可知，槽縫造成訊號線上在 P_1 點接收到反射訊號約0.25V，而 P_2 接收訊號變小，由1V降成約0.7V，此現象源起於接地平面感應的反彈電壓造成，此反彈電壓(也稱為切換雜訊)(Switching Noise)是共模訊號，經由不完整接地平面與同軸線或共振腔內容易造成共模訊號的天線輻射效應。而且流經電源面上的電流在訊號切換時，電感效應產生的雜訊對電源完整度(Power integrity)產生影響，此時比較容易使數位訊號因電源供應電壓的不穩造成數位IC的誤動作。

解決上述問題之道是利用差動對(Differential pair)的傳輸線來傳送訊號。如圖十所示就是在圖三結構下，另外在傳輸線旁，與金屬寬度相同距離之處加入相同寬度的金屬微帶線，微帶線上有差動訊號(Differential signal)傳送時，利用FDTD也可以模擬得到結果。圖十為有槽縫切割時利用差動對(Differential pair)的傳輸線來傳送訊號與利用單端接地(Single-ended)的傳輸線來傳送訊號的比較，由結果可知利用差動對的傳輸線來傳送訊號此時在 P_1 處反射減少，地端反彈電壓也減少，在 P_2 處電壓下降也減小，如此可知利用差動對的傳輸線來傳送訊號時，可以降低電源面上的切換雜訊以及減少因為共模輻射所產生的EMI問題。

若考慮有主動元件下的輻射場，則計算必需利用FDTD結合SPICE的理論進行模擬，結合FDTD與SPICE的作法最早是Thomas先生提出[7]，他是利用等效電路來取代主動元件所在位置(如利用電壓源、電流源模型去取代主動元件)，然後在FDTD的計算過程中允許直接存取所有SPICE的模型做運算，至於FDTD處理的被動元件電磁場與SPICE處理的主動元件電流電壓之間的傳遞問題，則透過安培或法拉第的電路方程式，再使用差分法作數值處理，使FDTD處理的波方程式與SPICE處理的電路方程式作交互作用(Interaction)的運算[8]和[9]，目前此

部份研究正進行中，希望模擬所得結果可與上述實驗進行比對，以驗證模擬的結果，進一步也可以利用理論模擬來分析上述推測的輻射機制。

四、結論及討論

本論文主要目的是研究不完整接地金屬平面以及連接非線性負載下，印刷電路板傳送訊號所衍生出來的電磁相容或干擾的問題。在實驗量測方面，在實際量測時我們可以知道，接地面金屬切縫很容易造成EMI的問題，由實驗可以知道輻射干擾的強度都超過EMI的規範值。對於解決此類問題，由FDTD理論模擬可知，若一定會有槽縫切割金屬平面，則差動對的訊號傳輸可以降低EMI問題。至於理論電磁模擬方面，理論模擬的FDTD程式已經建立，也經過驗證是正確的，但結合FDTD與SPICE模擬方面則遭遇些許問題，在與SPICE連結進行互換模擬時始終無法達到收斂的要求，因此造成連接非線性負載時，模擬結果有誤差，無法得到穩定結果來與實驗量測進行比較，因此無法用理論模擬的方式來研究驗證連接非線性主動元件的電磁相容特性，這是有待吾人努力的地方。

參考文獻

1. T. H. Hubing, J. Drewniak, T. P. Van Doren and N. Kasbyap, "An expert system approach to EMC modeling," *Proceedings of the IEEE 1996 International Symposium on Electromagnetic Compatibility*, Symposium Record, Aug. 1996, pp.200-203.
2. D. M. Hockanson, J. L. Drewniak, T. H. Hubing, T. P. Van Doren, F. Sha and M. J. Wilhelm, "Investigation of fundamental EMI source mechanisms driving common mode radiation from printed circuit boards with attached cables," *IEEE Trans. on Electromagnetic Compatibility*, vol.38, April 1996, pp.557-566.
3. S. Daijavad and B. J. Rubin, "Modeling Common - Mode Radiation of 3-D structures," *IEEE Trans.on Electromagnetic Compatibility*, vol. 34, No.1, Feb. 1992, pp. 57-61.
4. M. Li, Y. Ji, S. Radu, J. Nuebel, W. Cui, J. L. Drewniak, T. H. Hubing and T.P. Vandoren, "EMI from apertures at enclosure cavity mode resonance," *Proceedings of the IEEE 1997 International Symposium on Electromagnetic Compatibility*, Aug. 1997, pp. 18-22.
5. M. W. Ali, T. H. Hubing and J. C. Drewniak, "A hybrid FEM/MOM technique for electromagnetic scattering and radiation from dielectric objects with attaches wires," *IEEE Trans. on Electromagnetic Compatibility*, Nov. 1997, pp. 304-314.

6. 林彥輝、謝建勝、吳宗霖, “高速數位電路中不完整接第面對信號品質與電磁輻射的影響研究,” *Proceedings of 2000 National Symposium on Telecommunications*, Chung-Li, Taipei, Taiwan, R. O. C., Dec. 2000, pp.2.263-2.268.
7. V. A. Thomas M. E. Jones, M. Picket-May, A. Taflove, and E. Harrigan, “The use of SPICE lumped circuits as sub-grid models for FDTD analysis,” *IEEE Trans. Microwave Guided Wave Lett.*, vol. 4, May 1994, pp. 141-143.
8. V. A. Thomas, K. M. Ling, M. E. Jones, B. Toland, J. Lin, and T. Itoh, “FDTD analysis of an active antenna,” *IEEE Trans. Microwave Guided Wave Lett.*, vol. 4, Sept. 1994, pp. 296-298.
9. C. N. Kuo, S. T. Chew, B. Houshmand and T. Itoh, “Small signal analysis of active circuits using FDTD

algorithm,” *IEEE Trans. Microwave Guided Wave Lett.*, vol. 5, July 1995, pp. 216-218.

附註

本論文為執行國科會90學年度個人研究計畫：“連接非線性負載及不完整接地面的印刷電路板電磁相容研究”的成果(編號: NSC 90-2213-E-159-002)。感謝國科會的補助!

92年10月15日投稿

93年01月05日接受

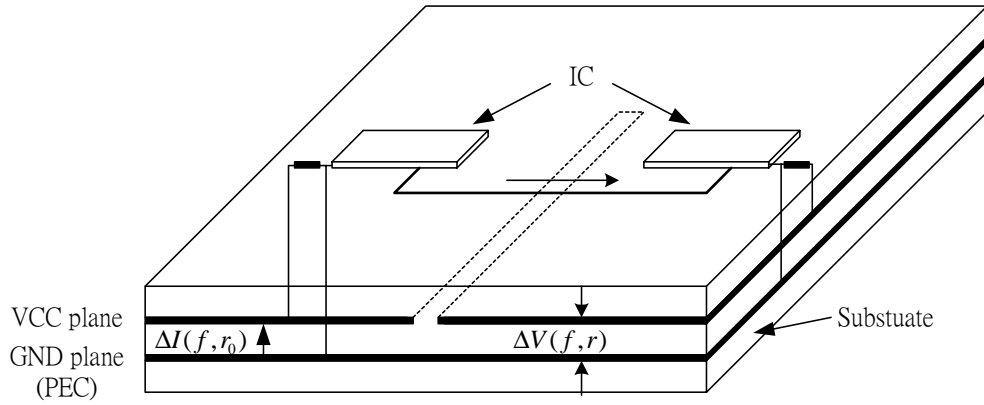


圖 1 典型的 PCB 結構圖

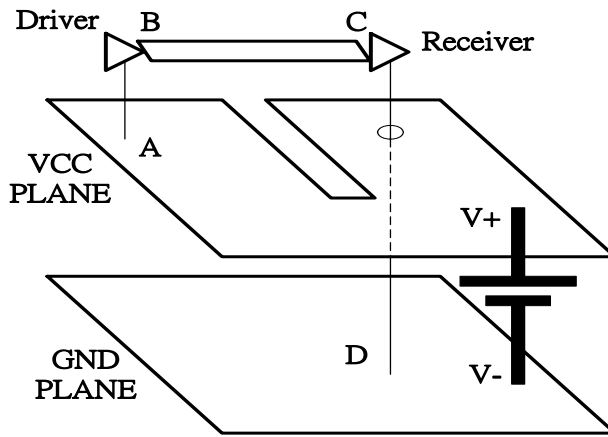


圖 2 簡化 PCB 的理論模型

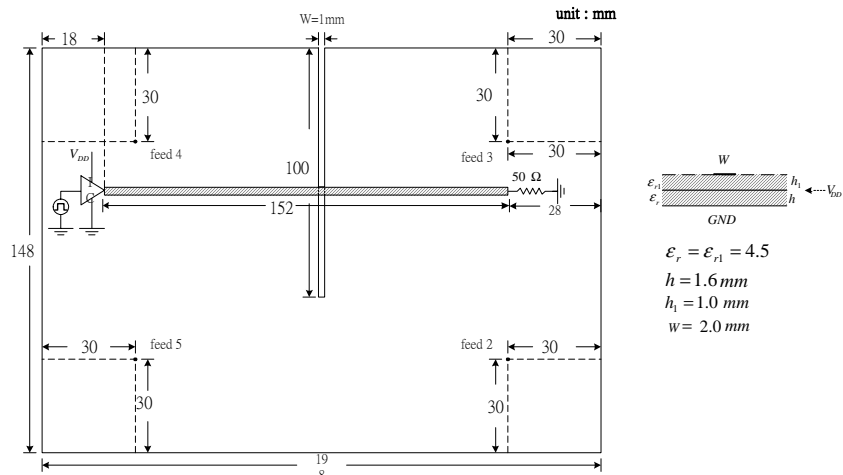


圖 3 實際的實驗測試結構圖

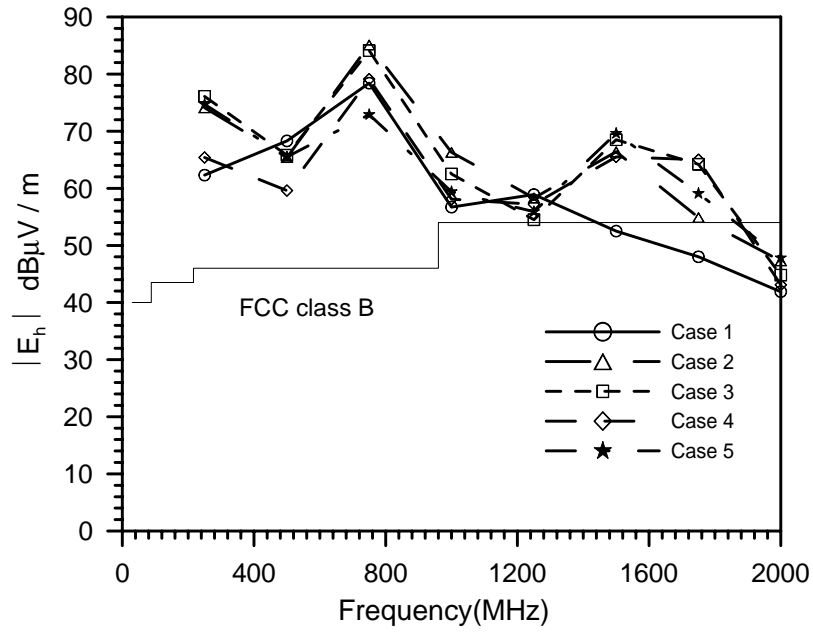


圖 4(a) 250MHz 時脈的水平方向輻射電場

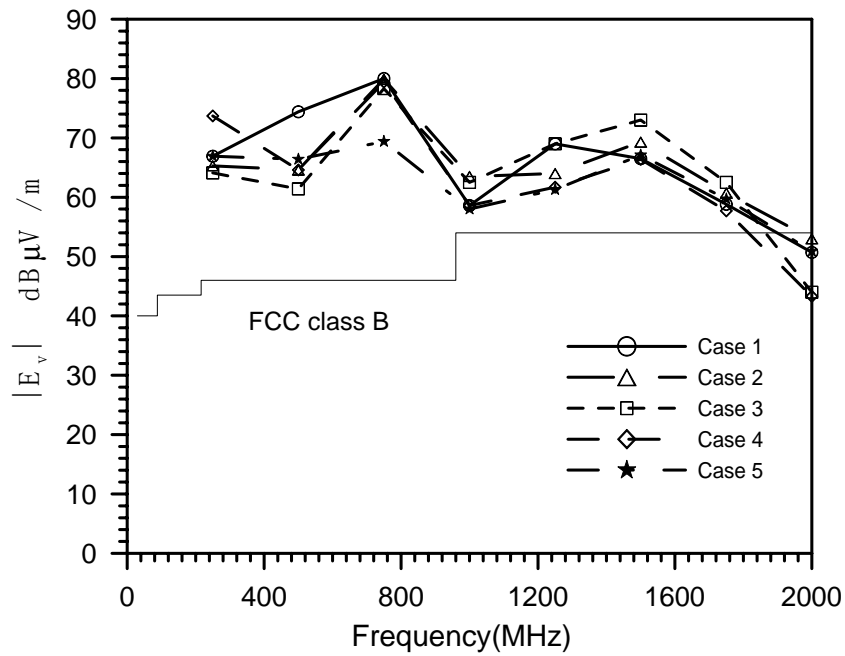


圖 4(b) 250MHz 時脈的垂直方向輻射電場

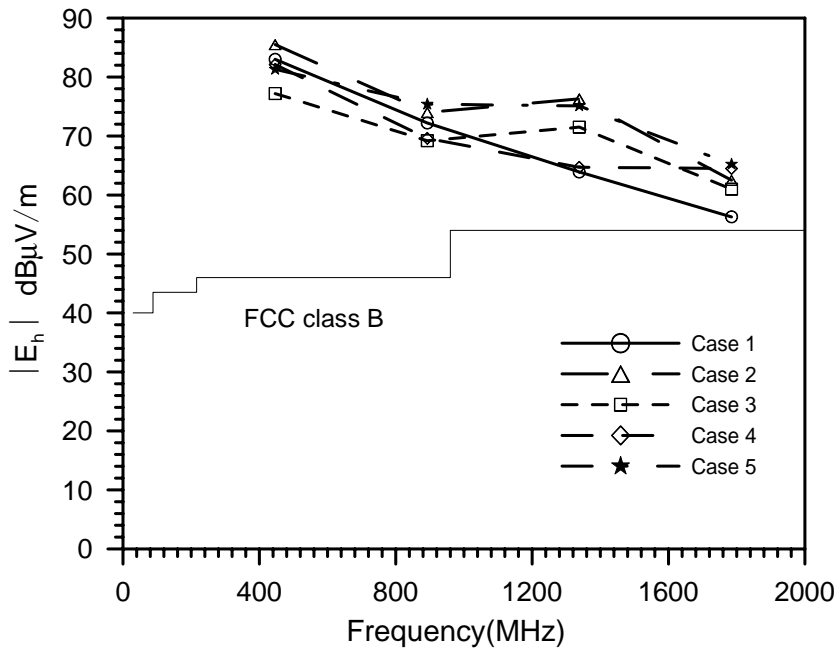


圖 5(a) 446MHz 時脈的水平方向輻射電場

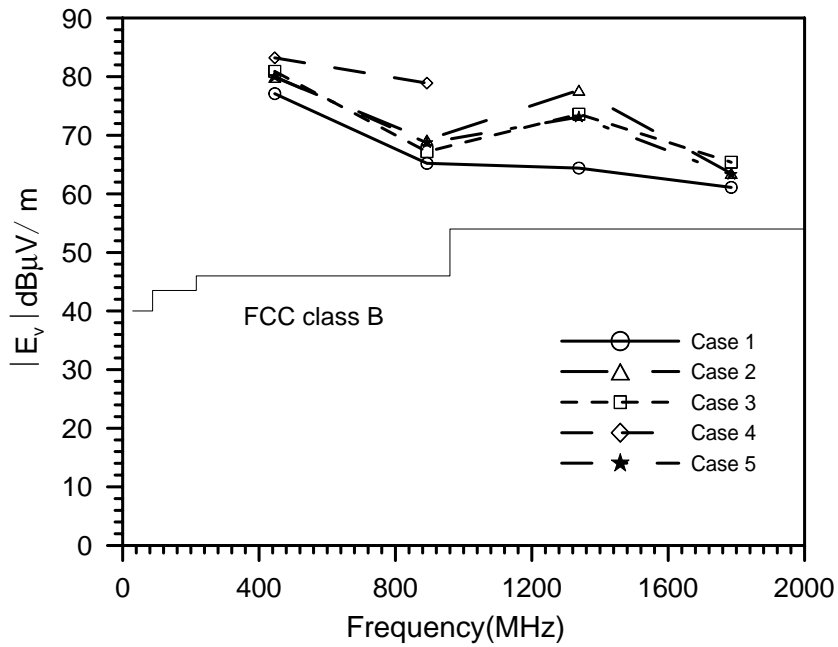


圖 5(b) 446MHz 時脈的垂直方向輻射電場

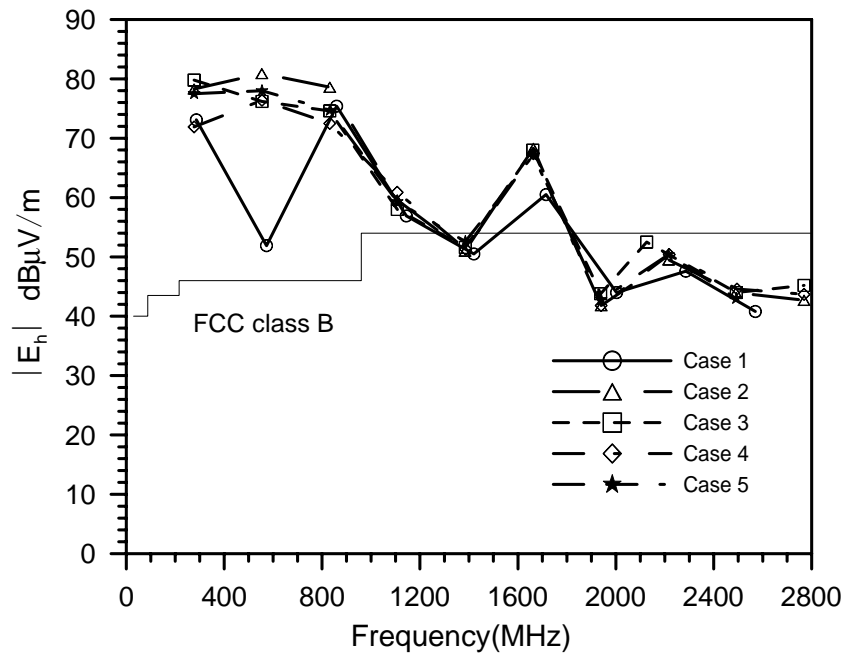


圖 6(a) Exper.2 的水平方向輻射電場

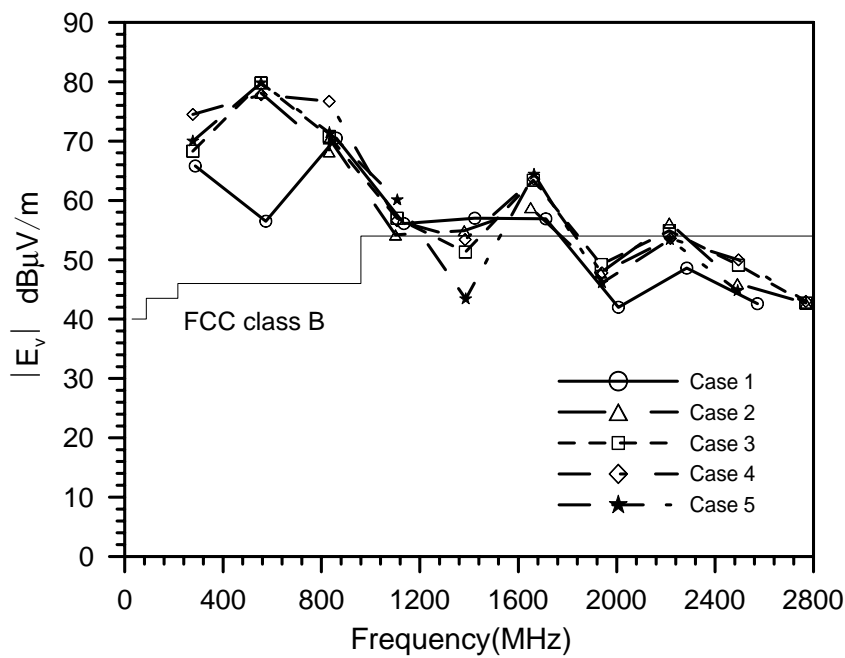


圖 6(b) Exper.2 的垂直方向輻射電場

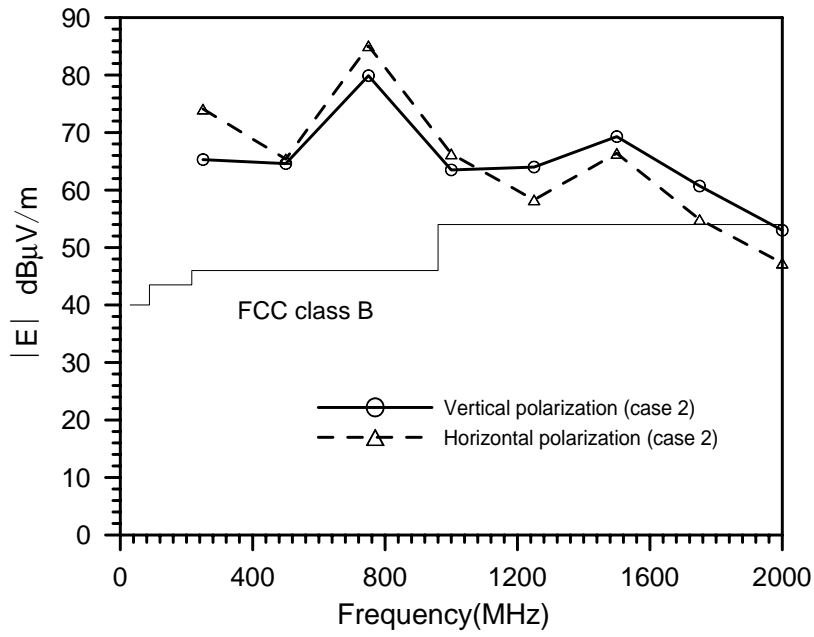


圖 7(a) Exper.1 的水平與垂直方向輻射電場比較

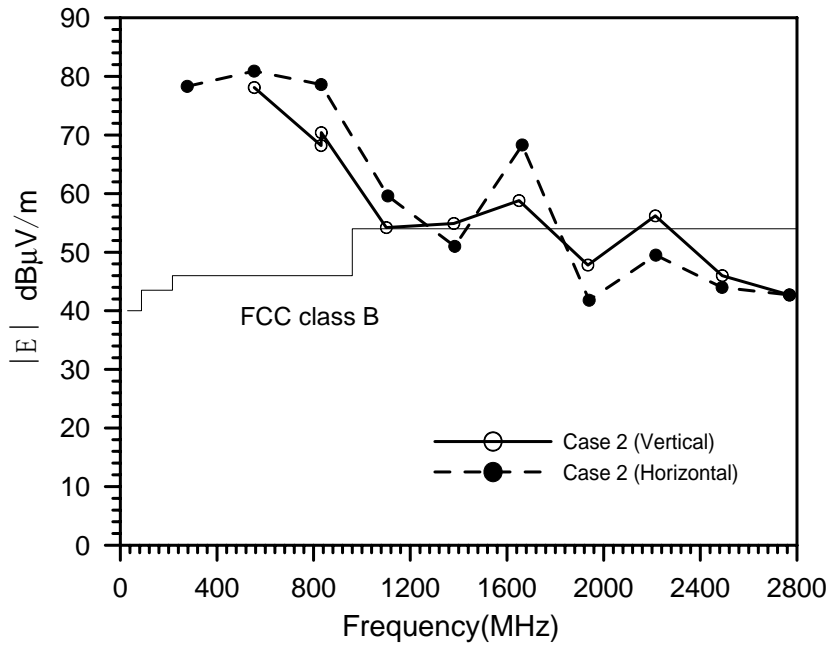


圖 7(b) Exper.2 的水平與垂直方向電場比較

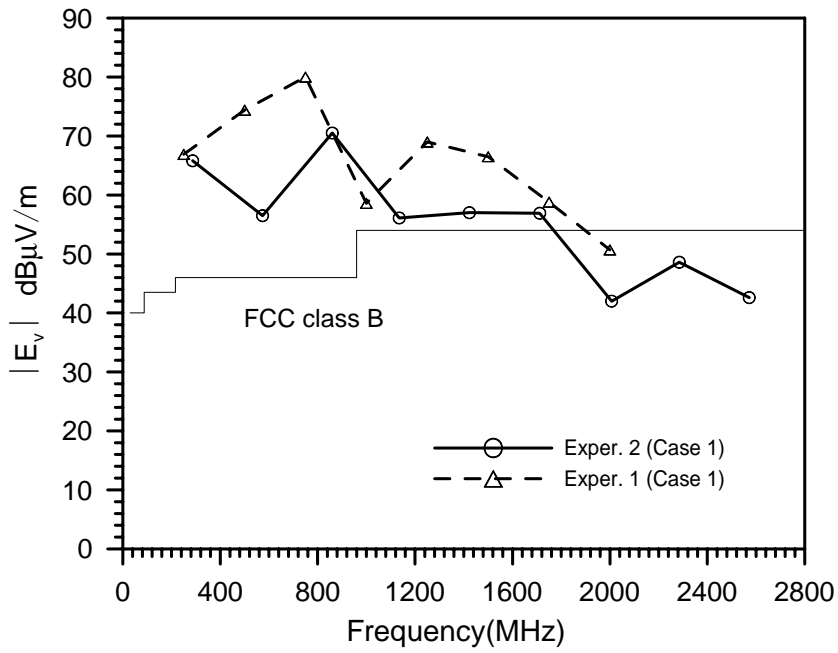


圖 8(a) 在 Case1 的饋入裝置下兩次實驗的垂直方向輻射電場比較

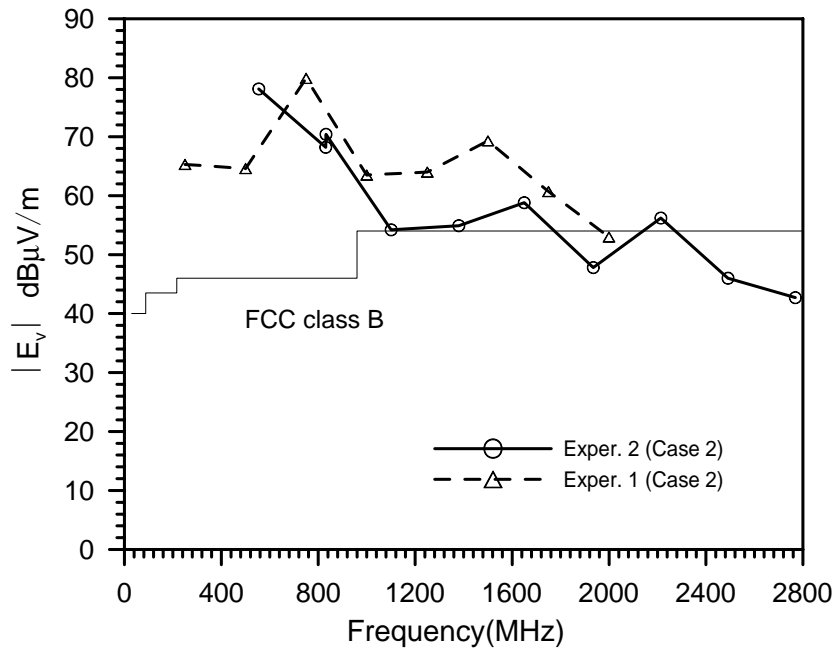


圖 8(b) 在 Case2 的饋入裝置下兩次實驗的垂直方向輻射電場比較

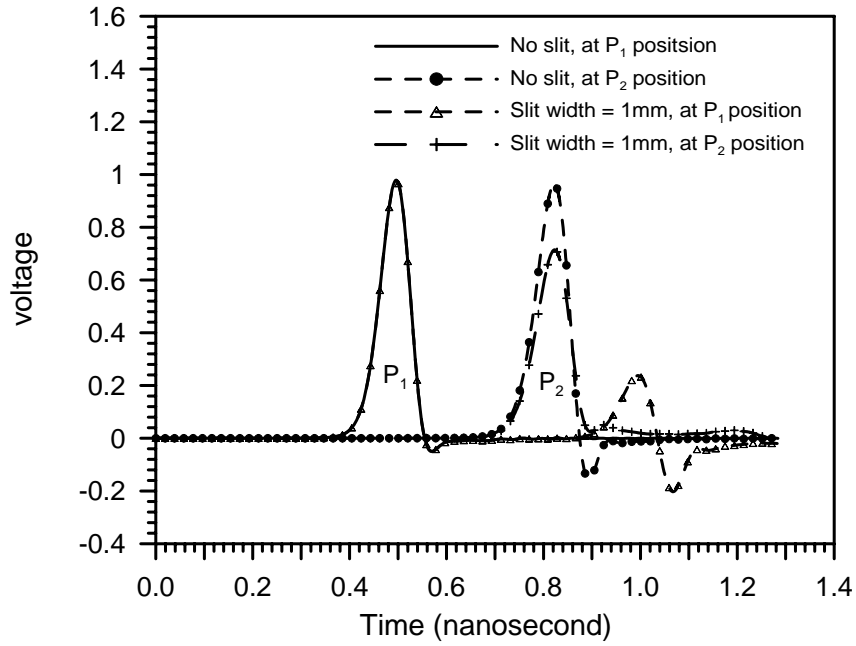


圖 9 經過有切縫的金屬地面的時域波形與經過沒有切縫的金屬地面的波形比較

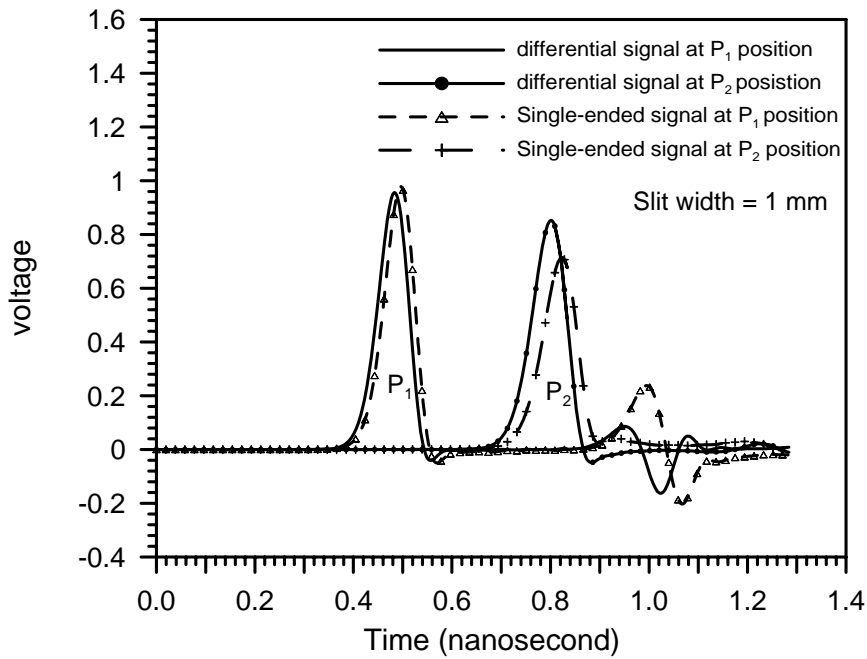


圖 10 差動訊號經過有切縫的時域波形與單端接地的傳輸訊號經過有切縫的比較

