

# 相變化記憶體 HSPICE 模型

陳衍凱<sup>1</sup> 廖翊博<sup>1</sup> 江孟學<sup>2</sup>

1. 國立宜蘭大學電子工程研究所研究生
2. 國立宜蘭大學電子工程學系副教授

## 摘 要

此論文是把相變化記憶體的特性，利用 HSPICE 軟體建立模型；相變化記憶體是  $\text{Ge}_2\text{Sb}_2\text{Te}_5$  所構成，由輸入電流脈波高低，會在結晶與非結晶兩種狀態之間做轉換，利用這特性做資料儲存；此模型將化合物特性利用電路方法清楚呈現，也很直接快速方便放在模組電路上模擬出結果。用輸入電流脈波的不同，分別高電阻或是低電阻兩種不同的狀態表現非結晶與結晶，若輸入電流脈波未達到轉換狀態的條件時，則模型會保持上一次被寫入的狀態，因此可幫助在電路模擬時，可做連續的讀寫測試。模型的被改變的寫入條件可由使用者自行定義，擁有更佳的可塑性。

**關鍵詞：**相變化記憶體、HSPICE、結晶、非結晶

# HSPICE Model for Phase Change Memory Elements

Yan-Kai Chen<sup>1</sup> Yi-Bo Liao<sup>1</sup> Meng-Hsueh Chiang<sup>2</sup>

1. Student, Department of Electronic Engineering, National Ilan University

2. Associate Professor, Department of Electronic Engineering, National Ilan University

## Abstract

In this paper, we present a two-terminal HSPICE model which predicts the Phase Change Memory property. There are two different states: crystalline and amorphous in Phase Change Memory set by different input current pulses. Resistance of the model also has two different levels: low-resistance and high-resistance determined by the two different states. If the input current pulse does not reach the programming current pulse width or amplitude, the model keeps the state unchanged. Such feature enables the more realistic condition of serial write and read current pulses in circuit simulation. With the programming conditions (current pulse width, amplitude, etc.) defined by users, the model is very convenient and useful for IC CAD.

**Keywords :**Phase Change Memory, HSPICE, Crystalline, Amorphous

## 一、介紹

非揮發性記憶體(Non-Volatile-Memory)在市場上是扮演了重要角色，在過去的幾十年，行動產品愈是輕薄，並且功能上增加和更大存取空間，使得記憶體的蓬勃發展，成功研發出了非揮發記憶體技術，代表元件是快閃記憶體，元件微縮快速，積體電路中密度增加，記憶容量加大。

在摩爾定律提到，每兩年積體電路面積減半，電晶體增加一倍，微縮下的元件出現未曾有的問題，之前記憶元件尺寸是  $10-12F^2$ ，F 是關鍵尺寸，NAND 快閃記憶體快速微縮，現今元件尺寸為  $4.5F^2$ ，快閃記憶體中的漂浮閘極微縮還有著更多挑戰[1]，或許在未來的幾年中，微縮技術將會碰到須多瓶頸，因為元件愈小時，物理特性就會和以往有所不同，例如 MOS 出現碰撞游離效應、短通道效應等，未來要求有更高的密度，更低消耗功率，所以目前就需要尋找新的材料和技術，研發出新元件。在 1970 年代，所發現相變材料(Phase Change Materials)，可以用來儲存資料，如今是應用於記憶元件上，稱為 PCM(Phase Change Memory) 或稱 OUM(Ovonic Unified Memory)，它是未來趨勢，很有潛力改善過去微縮問題，比傳統元件可得到更佳密度，如圖 1 所示。

於 1968 年，SR Ovshinsky 發現了 Te-Based 材料有記憶體切換特性，在純材料具有非常快速的非結晶轉結晶轉換，可是在室溫下，非結晶態勢呈現出不穩定性，為了改善就合成 Ge 元素，增加穩定性，可是結晶速度會降低 1-2 數量級，也考量到大量操作次數，一同增加 Sb 合成，如圖 2 所示，合成為 GeSbTe，可兼顧非結晶態之穩定度、結晶速度及可操作週期。

PCM 是新非揮發性半導體記憶觀點，利用在薄膜材料上做相位轉變，例如  $Ge_2Sb_2Te_5$ (GST)，作儲存資料[2]。這材料本是應用發展到光學存儲形式，如 DVD-RW 和 CD-RW，是利用雷射照射強度不同產生不同的溫度，改變材料狀態，有非結晶與結晶兩種[3]。現在將它用在記憶體電路上，發揮了許多優點，有晶格高容忍度，快速存

取，寬廣微縮空間，和低消耗功率特性。

PCM 用不同的結晶狀態來記憶資料，如圖 3 所示，是藉由輸入電流值來改變狀態，電流可在內部產生溫度，高低溫就可產生不同狀態。因為晶格特性表現出高、低電阻值，應用在記憶體上，非結晶狀態看成是 Reset，結晶狀態是 Set。

於反應時間部份，轉換狀態時間需 40ns~100ns 之間，所需時間轉態成為晶格狀態時，所需時間較長約為 100ns，由於它為下一代主流最大優勢，具很大微縮空間和更低寫入電流，將可以替代快閃記憶體。

這篇論文，於第二部份簡潔介紹 PCM 特性和工作理論，第三部份探討 PCM 開發研究，利用 HSPICE 電路模擬軟體，將 PCM 特性表現出來，第四部份為測試與討論，最後第五部份做結論。

## 二、PCM 特性

PCM 構造圖如圖 4 所示，它於初始使用時，本身有兩種穩定的狀態的一種(結晶和非結晶)，結構中包含了 GST、Heater 以及 MOSFET，GST 材料上下接相同材料電極，例如 TiW[2]。PCM 從頂端電流輸入，流過了 GST 層，這層上高溫產生，轉換不同狀態。結晶態，又稱為 Set，是屬於低電阻性，在邏輯應用上看成「0」，非結晶態，稱為 Reset，是高電阻性，邏輯應用上是看成「1」。前面提到，藉由溫度的影響產生了兩種狀態，於圖 5 是溫度對時間關係圖，非結晶態轉態是內部溫度要達到了  $T_m$ ，而後就快速下降到  $T_g$ ，時間需要小於 50ns，結晶態溫度只需達到  $T_g$ ，於  $T_m$  與  $T_g$  間內，比起非結晶態所需時間要較長，需要 50ns~100ns 之間。 $T_m$  溫度大約為  $600^\circ\text{C}$ ， $T_g$  則是為  $300^\circ\text{C}$ [4]。

PCM 電流電壓關係圖於圖 3 中，有分為三個部份，Reset、Set 以及 Read。

設定於邏輯電路上是視為「0」，如果要將資料寫成「1」，初始狀態為「0」時，輸入電壓達到「Reset」的範圍內，資料就將重新寫為「1」。

重置在邏輯電路上是視為「1」，想將資料寫

成「0」，初始狀態為「1」時，輸入電壓必需要達到轉態電壓  $V_{th}$ ，並且足夠電流可以達到「Set」範圍內，資料就將重新寫成「1」。

Read 是做讀取元件目前的狀態，輸入很小電壓值，但並不會造成轉態，讀取目前資料。

### 三、HSPICE 模擬與探討

PCM 內部為化合物組成元件，我們就利用 HSPICE 軟體，模擬電路出該元件特性，電路上分有許多的部份，檢視出特性關係。我們利用圖 6 做簡單電路分析，這電路可分為兩個部份，一個部份為寫入，包含了電壓控制電阻(VCR)以及記憶電路，另部份為讀取電路，有表示兩種狀態的電阻值，輸入不同電壓值，改變記憶電路上資料，選取讀取電路上的某一電阻值。 $R_{SET}$  和  $R_{RESET}$  電阻值分別為  $100\Omega$  和  $200K\Omega$ ，初始狀態下  $V_{IN}$  輸入  $0v$ ，S1 和 S4 是設定為開路狀態，S2 和 S3 為短路狀態[5]。

HSPICE 模擬電路中，輸入較大電壓是呈現非結晶狀，較小電壓進入結晶狀，在實際 PCM 元件，同時也要考量輸入時脈長度，不足時脈長度對狀態並不作轉變，比如要做結晶態時，是要轉變到非結晶態，一般來說是需要  $50ns$  之間時間長度。

模擬出實際 PCM 元件，我們須要判斷出輸入脈波長度，因為內部溫度值要到達才可以轉態，並且也可以篩選電壓大小，尤其於圖 6 上，它是將元件化分成兩個部份，會有三支接腳，我們把電路換成接近於實際的雙端元件。並做脈波寫入時，元件會變很小電阻值，稱為動態電阻，也將它所呈現出來。我們是以圖 6 為架構加作改善，主要有時脈長短判斷、改為雙端元件以及動態電阻呈現，更貼近實際 PCM。

由實驗得到，PCM 隨著元件改變， $V_{th}$  會有所不同，圖 7 有兩種不同尺寸 PCM，於圖 7(a)用 X 軸電壓做取樣，如果輸入電壓超過  $V_{th}$  就可以達到轉態，持續加電壓，可以取樣出  $V_a$  在「Set」範圍內，圖 7(b)也用電壓取樣，電壓大於  $V_{th}$  而

轉態，可是增加電壓繼續做取樣，會無法取得到「Set」範圍，直接取到「Reset」範圍，造成寫入錯誤。並且圖 7 中紅色圈圈，輸入電壓大於  $V_{th}$  時，電壓觀點看是達到轉態，但是電流未達到最低轉態值，也會造成錯誤轉態。

用電壓輸入造成錯誤現象，在這 PCM 模型改用電流做取樣，但內部還是會用電壓觀點做運算。

於圖 9 為 PCM 模型方塊圖，由前面雙端接腳輸入，內部工作運算有時脈判斷、記憶、讀取和感應電路，由下面一一檢視工作內容。

#### (1)時脈判斷

爲了要在電路上能夠有時間上的判斷，可以利用 RC 充放電方法計算，如圖 8 所示，充電方程式：

$$y(t) = E \left( 1 - e^{-\frac{t}{\tau}} \right) \quad (1)$$

可得充電至  $y(t)$  所需的時間爲

$$t = \tau \ln \left( \frac{E}{E - y(t)} \right) \quad (2)$$

其中  $\tau = R \times C$

時脈判斷電路如圖 10 所示，輸入端是將電流轉成電壓，電路區分成上下兩部份，在上面是屬於結晶態部份，下面則是非結晶態部份，電路工作原理都爲相同，內部設定條件不同。

用 VCR(電壓控制電阻)元件代替電阻值，電容是固定值，並且 Gcry1 有篩選電壓功能，配合使用者自訂 Reset 或 Set 電壓的範圍值，Gcry2 則是放電路徑，Gw1 元件，判斷電容電壓是否到達，如果達到既定電壓、時間，Gw1 就呈現大電阻，節點 S1 就會得到大電壓輸出，Ccry 都未達電壓時，Gw1 就是短路狀況。

#### (2)記憶電路

從圖 11 爲 PCM 中記憶部分，主要是記憶狀態，由前端時脈判斷電路 Gw1 和 Gw2 輸入，做狀態選擇性輸入，如果是結晶態時，Gw1 就會呈現高電壓，另 Gw2 是低電壓，會將記憶電路拉開儲存，相同的如果是非結晶態，Gw1 就是高電阻狀態，就可將記憶電路轉態。

Gen1 與 Gen2 是致能端，分別前端電路的節點 S1 和 S2 相接，Gen1 是由前端結晶態電容決定，Gen2 則由非結晶態電容決定，一個狀態輸入就只能有一個開關導通。

### (3)讀取電路

GRead 是接續前級記憶電路的節點 Q1 輸出，於圖 12，在 VCR 裡，利用不同電壓就有不同電阻值特點，高電壓就表示成 Reset 電阻，低電壓就是 Set 電阻，Vread 為固定電壓源。

### (4)感應電路

用 Gst 表現了三種電阻值，Reset、Set 和動態電阻( $R_{on}$ )如圖 13 所示。輸入電流到達了 Reset 或 Set 區時，VCR 為動態電阻值，並且有移位電壓，稱為 holding 電壓。輸入個讀取脈波，此時，電阻是由讀取電路上感應而來。

## 四、PCM 模型測試與討論

PCM 模型完成後，此模型在加入實際電路做完整的電路模擬之前，必須對單一模型做測試，如圖 14 所示，其 HSPICE 程式檔，如表 3 及表 4 所示；由此印證此模型是否與實際元件特性相同。

### 參數設定：

PCM 模型各項與實際元件有關的參數如表 1 所示，各項參數設定對應曲線圖，請參考圖 15 特性曲線示意圖；PCM 模型在 HSPICE 語法的使用，如表 2 所示；完成各項參數設定後，便可進行測試。

### 工作原理說明：

此 PCM 模型為理想型，在不同的輸入電流範圍內，選擇不同的固定電阻，電阻分別為： $R_{Set}$ 、 $R_{Reset}$ 、 $R_{on}$ 。

PCM 模型操作可分為：寫入(Write)與讀取(Read)兩種來進行討論。

#### (1)寫入(Write)：

寫入是將 PCM 模型改變狀態，當兩端加入大於  $I_{Set}$  電流時，便進入寫入區間(Write Region)，

做寫入的動作；當寫入電流介於  $I_{Set}$  與  $I_{Reset}$  之間 ( $I_{Reset} \geq I_{Write} > I_{Set}$ )時，會被寫入為 Set；當寫入電流大於  $I_{Reset}$  ( $I_{Write} \geq I_{Reset}$ )時，則會被寫入為 Reset。

當進入寫入區間(Write Region)時，PCM 模型會有動態電阻( $R_{on}$ )的產生；從 Reset 狀態要進行寫入時，寫入電流大於 Reset 臨界電流，則進入動態電阻( $R_{on}$ )區；從 Set 狀態要進行寫入時，寫入電流大於 Set 臨界電流，則進入動態電阻( $R_{on}$ )區

#### (2)讀取(Read)：

讀取是判斷目前為何種狀態(Reset 或 Set)，因而讀取到  $R_{Set}$  與  $R_{Reset}$  兩個不同的電阻值；當 Reset 狀態時，讀取電流必須小於 Reset 臨界電流；當 Set 狀態時，讀取電流必須小於 Set 臨界電流。

### 測試：

測試的方式可分為兩種：(1) Transient Analysis

(2) DC Sweep:

#### (1)Transient Analysis

測試結果如圖 16(a)與圖 16(b)所示，輸入脈波如圖 16(a)所示，分別為兩個寫入脈波，其他為讀取脈波( $1 \mu A$ )，電阻變化如圖 16(b)所示，初始值電阻為  $R_{Reset}$ 。

當 PCM 模型在進行寫入動作時，當時的輸出的電阻為動態電阻( $R_{on}$ )，寫入動作結束後，則會原到靜態電阻( $R_{Reset}$ 、 $R_{Set}$ )；圖 16(a)輸入脈波由 Reset 狀態寫入至 Set 狀態，再由 Set 狀態寫回 Reset 狀態。

#### (2)DC Sweep

測試結果如圖 17 所示，兩端輸入直流電流，由 0A 變化到 1.1mA，並記錄在 PCM 模型兩端相對應的電壓值，不同的初始狀態，會得到不同的特性曲線圖。

## 五、結論與討論

在這研究中，利用了 HSPICE 開發出 PCM 模型，將元件之理想物理特性呈現出來，在應用上，可以將這模型放在巨型模組電路上模擬，很快速

方便。

## 致謝

此論文是由國科會部份補助及工研院電光所技術支援。

## 參考文獻

- [1] L. Lacaita , “Physics and Performance of Phase Change Memories,” Simulation of Semiconductor Processes and Devices, 2005, pp. 267-270.
- [2] Mohammad Gh. Mohammad, Laila Terkawi, Muna Albasman, “ Phase Change Memory Faults,” Proceedings of the 19th International Conference on VLSI Design, 2006.
- [3] Greg Atwood, Roberto Bez , “Current Status Of Chalcogenide Phase Change Memory,” Device Research Conference Digest, Vol. 1, 2005, pp. 29-33.
- [4] S. L. Cho, et al., “A Novel Cell Technology for Phase Change RAM” , Symposium on VLSI Technology Digest of Technical Papers, 2003, pp. 177-178.
- [5] R. A. Cobley and C. D Wright, “ Spice Modeling Of PCRAM Device,” IEE Proc.-Sci. Meas. Technol., Vol. 150, No. 5, September 2003, pp. 237-239.
- [6] Y. H. Ha, et al., “An Edge Contact Type Cell for Phase Change RAM Featuring Very Low Power Consumption,” Symposium on VLSI Technology Digest of Technical Papers, 2003, pp. 175-176.

表 1： PCM Model 各項參數設定

參數名稱	設定值
Set 寫入電流( $I_{Set}$ )	0.6mA
Set 寫入時間( $T_{Set}$ )	100ns
Set 靜態電阻( $R_{Set}$ )	5K $\Omega$
Set 臨界電流( $I_{th}$ )	100 $\mu$ A
Reset 寫入電流( $I_{Reset}$ )	1mA
Reset 寫入時間( $T_{Reset}$ )	50ns
Reset 靜態電阻( $R_{Reset}$ )	100 K $\Omega$
Reset 臨界電壓( $V_{th}$ )	1V
Reset 臨界電流( $I_{th}$ )	$\frac{V_{th}}{R_{Reset}} = 10\mu A$
初始條件(Initial Condition)	Reset
動態電阻( $R_{on}$ )	0.4 K $\Omega$

表 2： PCM Model 在 HSPICE 上語法使用

X***	node+	node-	PCMCell	
+Iset=val		Ireset=val	Vth=val	Ith=val
+Tset=val		Treset=val	IC=1/0	
+Rset=val		Rreset=val	Ron=val	

表 3 : Transient Analysis 程式

```
*PCM Model Transient Analysis
.OPIONS POST
.OP

.TRAN 0.1ns 350ns
Iin 0 Top PWL
+(0ns,0A
+50ns,0A 50.1ns,0.6mA 160ns,0.6mA 160.1ns,0A
+200ns,0A 200.1ns,1mA 260ns,1mA 260.1ns,0A
+350ns,0A)
Xpcm Top Bottom PCMCell
+Iset=0.6m Ireset=1m Vth=1 Ith=val
+Tset=100n Treset=50n IC=1
+Rset=5K Rreset=100K Ron=0.4K

.END
```

表 4 : DC Sweep 程式

```
*PCM Model DC Sweep
.OPIONS POST
.OP

.DC Iin 0A 1.1mA 1uA
Iin 0 Top DC 0A
Xpcm Top Bottom PCMCell
+Iset=0.6m Ireset=1m Vth=1 Ith=val
+Tset=100n Treset=50n IC=1
+Rset=5K Rreset=100K Ron=0.4K

.ALTER
.DC Iin 0A 1.1mA 1uA
Xpcm Top Bottom PCMCell
+Iset=0.6m Ireset=1m Vth=1 Ith=val
+Tset=100n Treset=50n IC=0
+Rset=5K Rreset=100K Ron=0.4K

.END
```

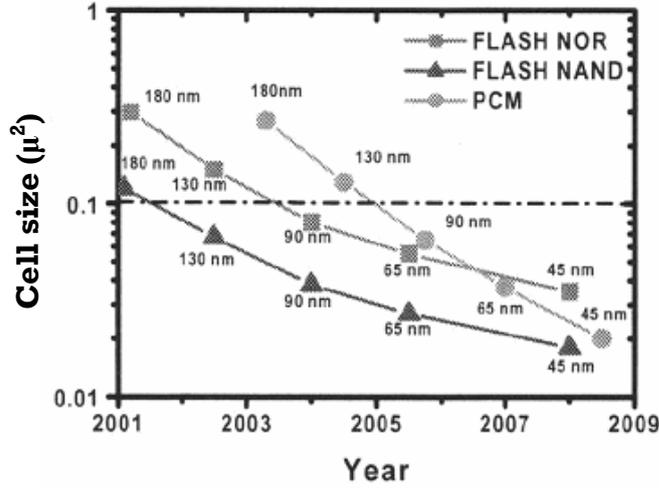


圖 1 Flash 和 PCM 尺寸微縮與年代關係圖 [1]

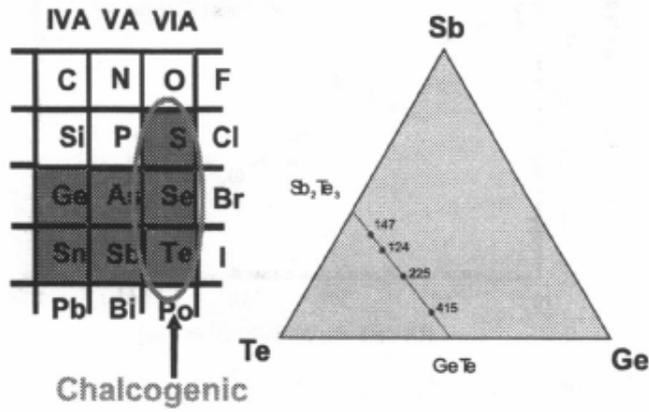


圖 2 GST 化合物 [3]

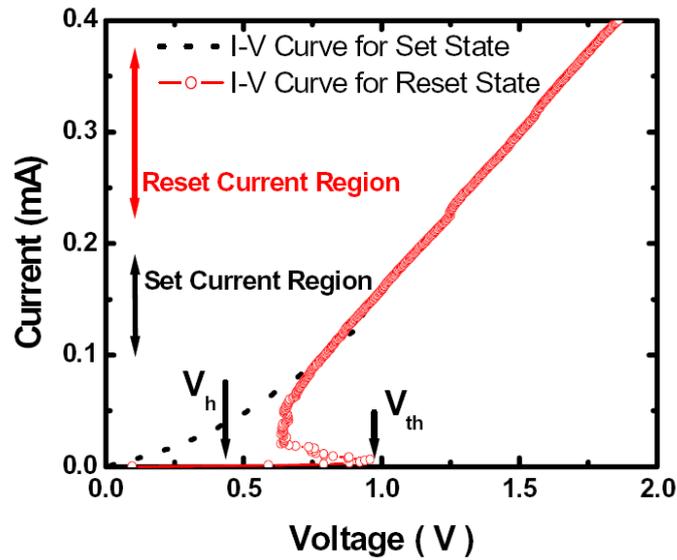


圖 3 PCM 電流-電壓關係圖 [6]

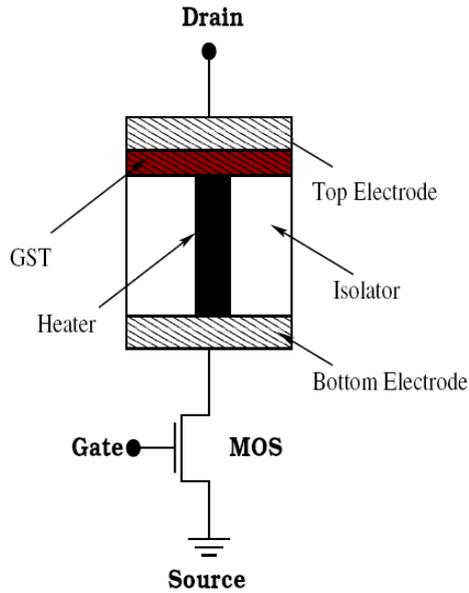


圖 4 PCM 電流-電壓關係圖 [2]

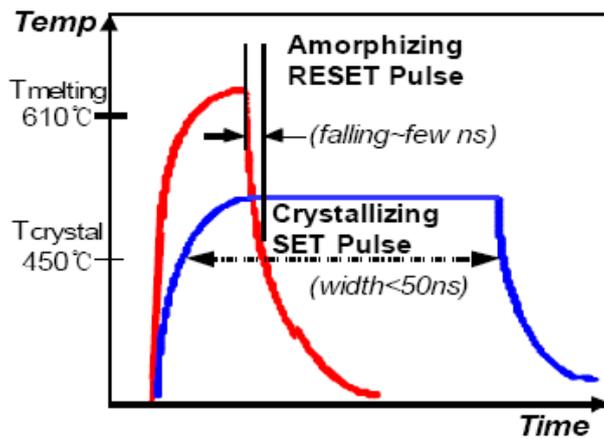


圖 5 PCM 時間對溫度關係圖 [4]

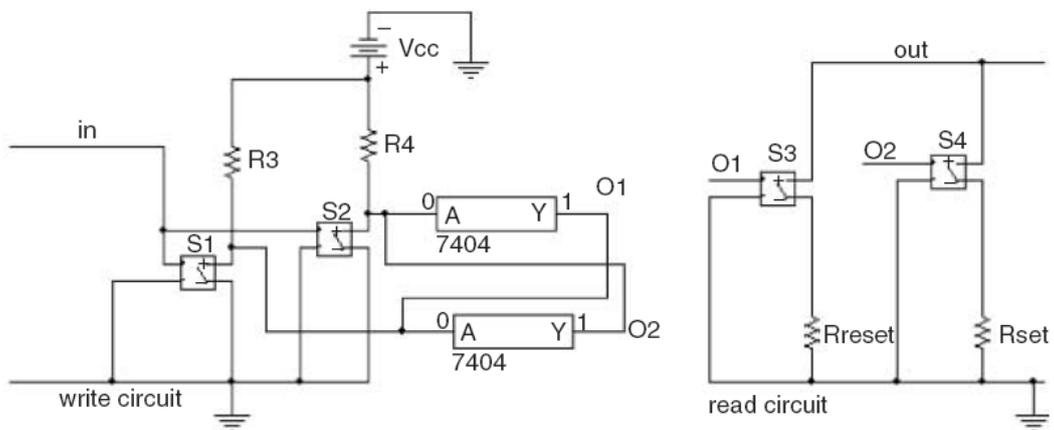


圖 6 開關型 PCM Model [5]

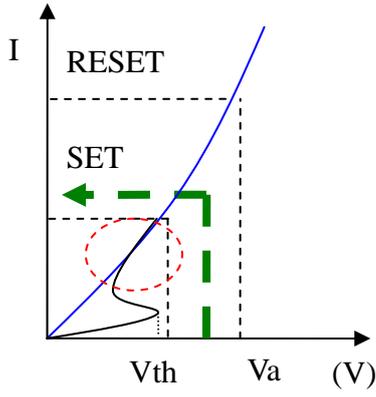


圖 7(a) PCM 大尺寸的 I-V 特性

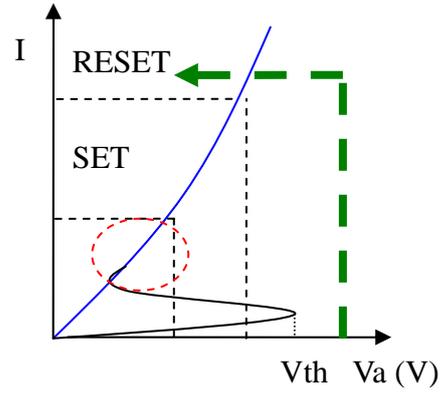


圖 7(b) PCM 小尺寸的 I-V 特性

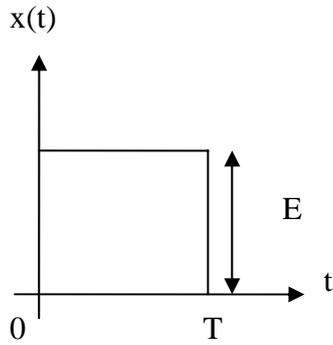


圖 8(a) 輸入波形

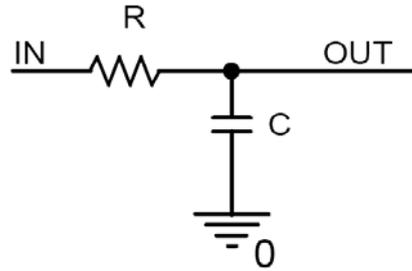


圖 8(b) 電路

圖 8 RC 電路

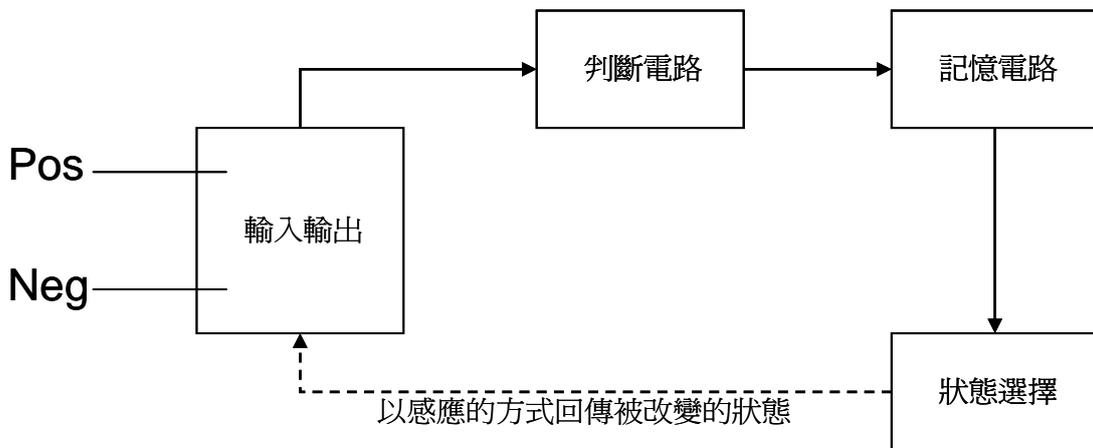


圖 9 電路方塊圖

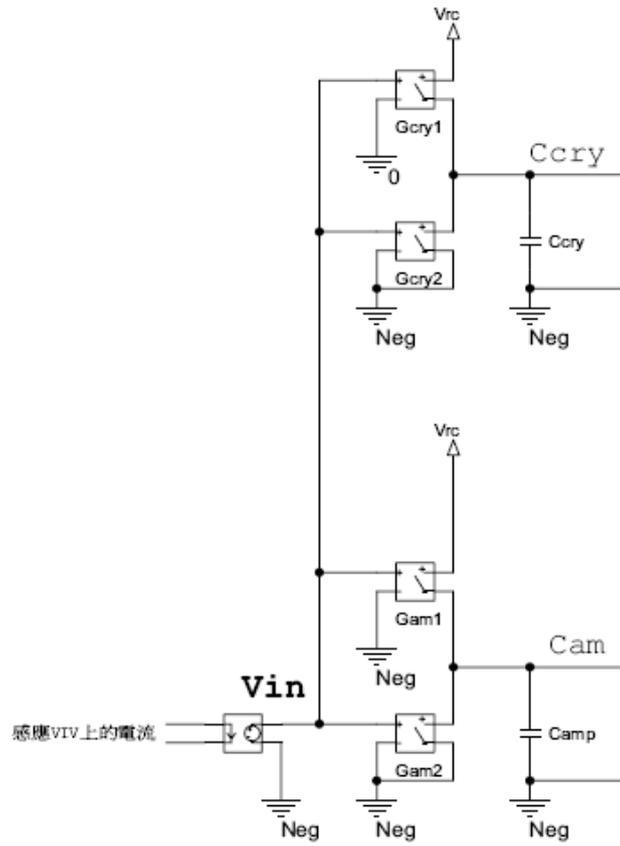


圖 10 時間判斷電路

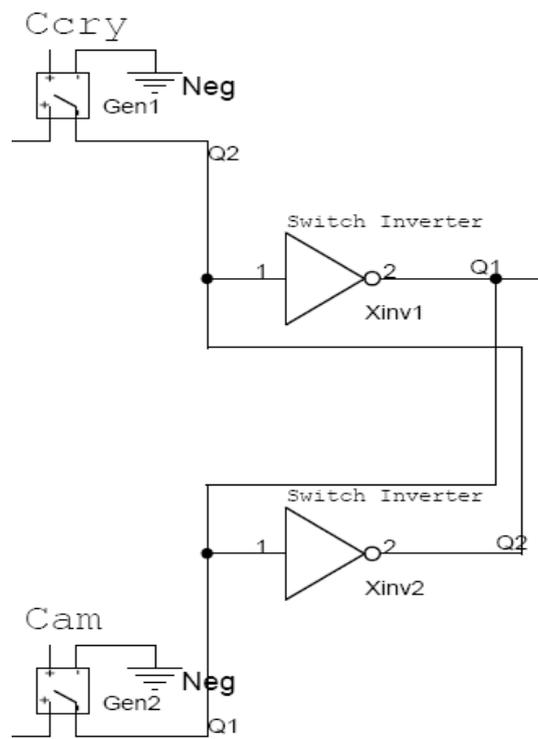


圖 11 記憶電路

相變化記憶體 HSPICE 模型

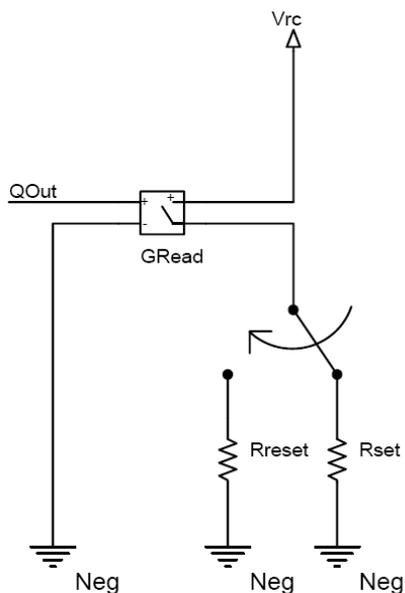


圖 12 讀取電路

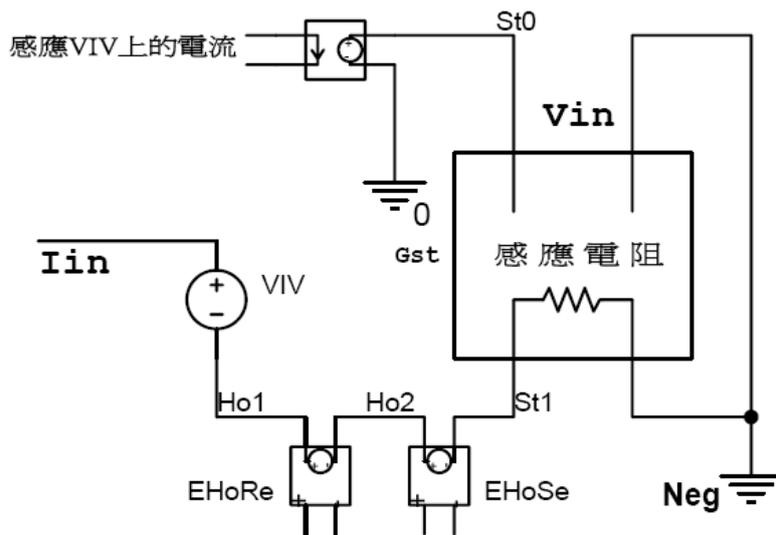


圖 13 感應電路

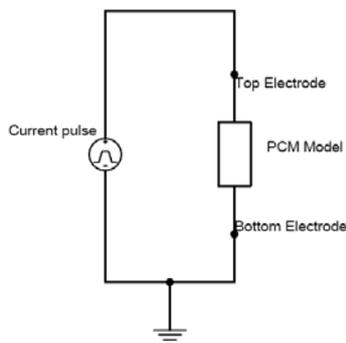


圖 14 PCM Model 測試電路圖

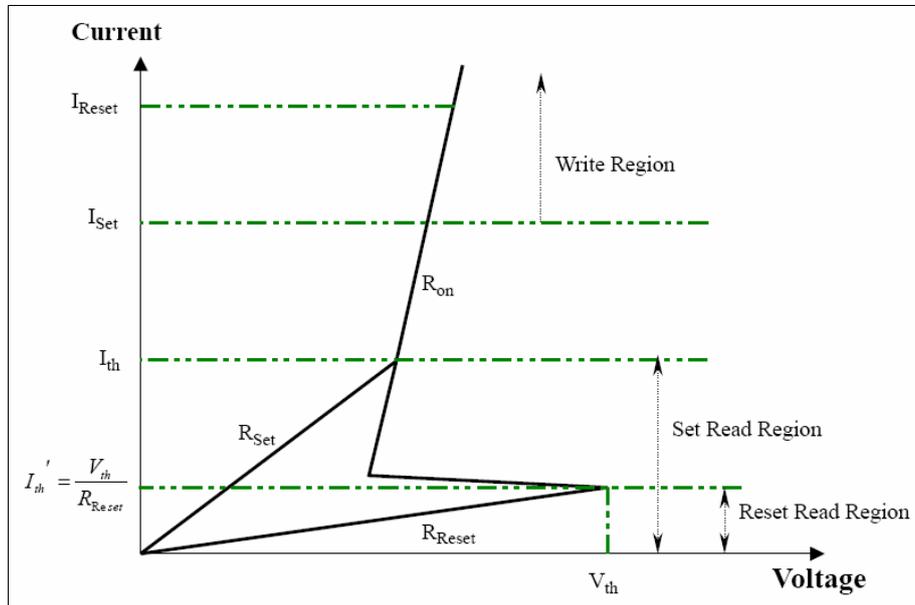


圖 15 PCM Model I-V Curves 示意圖

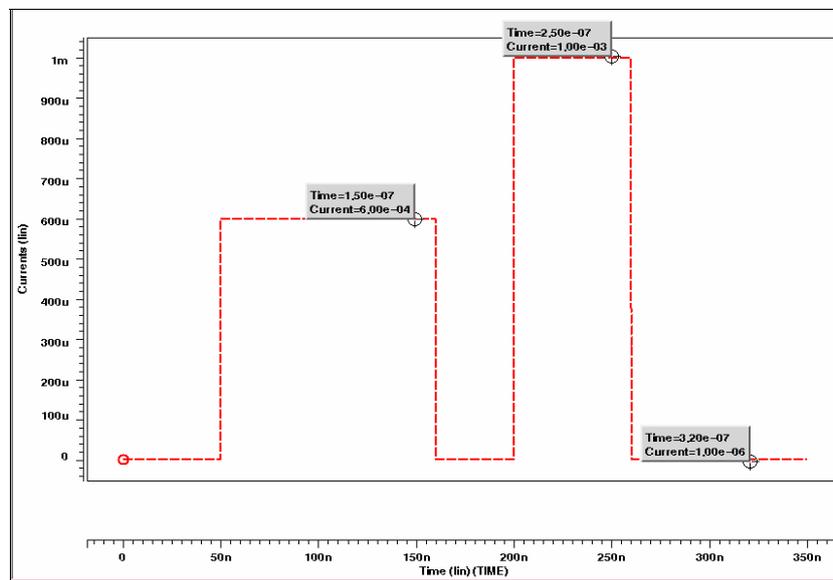


圖 16(a) Transient Analysis 輸入脈波

# 相變化記憶體 HSPICE 模型

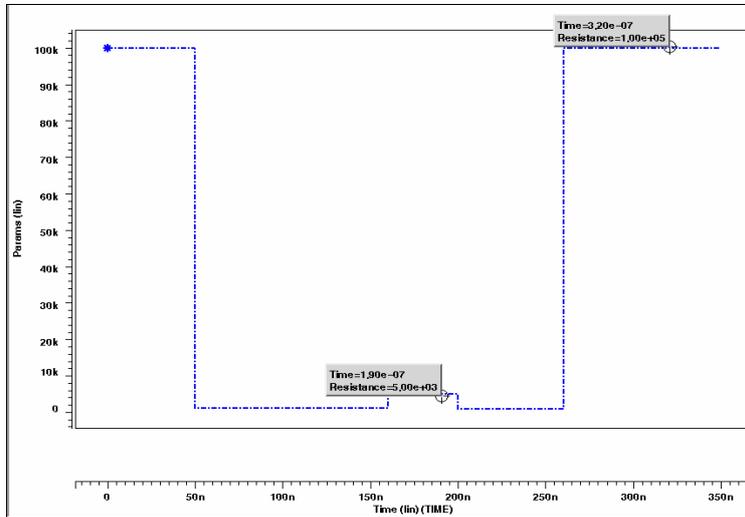


圖 16(b) Transient Analysis 電阻變化

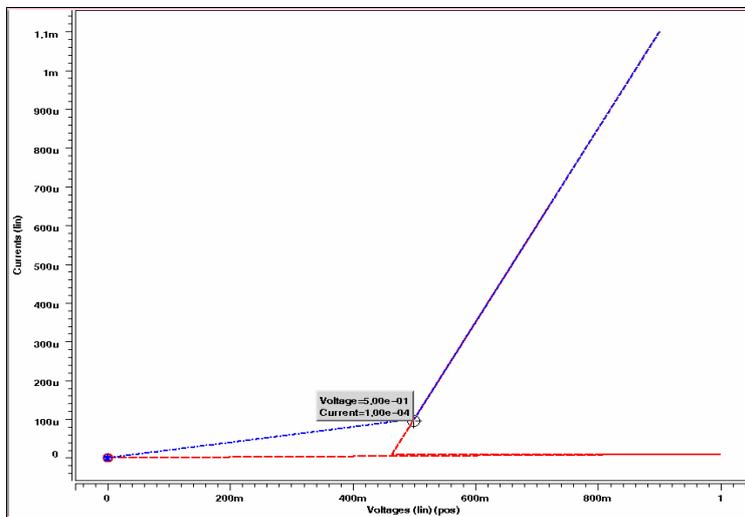


圖 17 PCM Model DC Sweep 分析(I-V Curves)

