

國立宜蘭大學
100 學年度轉學招生考試

(考生填寫)
准考證號碼：

電子學試題

《作答注意事項》

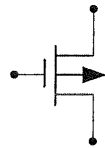
1. 請先檢查准考證號碼、座位號碼及答案卷號碼是否相符。
2. 考試時間：80 分鐘。
3. 本試卷選擇題 40 分，非選擇題 60 分，共計 100 分。
4. 請將答案寫在答案卷上。
5. 考試中禁止使用大哥大或其他通信設備。
6. 考試後，請將試題卷及答案卷一併繳交。
7. 本試卷採雙面影印，請勿漏答。

選擇題：40%

- 理想電壓放大器的輸入阻抗與輸出阻抗分別為 (A) ∞, ∞ (B) $0, \infty$ (C) $\infty, 0$ (D) $0, 0$
- 有一電路的轉移函數 $T(s) = 10 \frac{s}{s+10}$ ，角頻率為 10 rad/sec 時，相角為 (A) -90° (B) -45° (C) 45° (D) 90°
- 下列何者不是理想運算放大器的特性？
(A)輸入阻抗： ∞ (B)輸出阻抗： ∞ (C)開迴路電壓增益： ∞ (D)CMRR： ∞
- 共射極放大器的頻率響應不佳，其原因為
(A)爾利效應(Early effect) (B)溫度效應(Temperature effect)
(C)通導長度調變效應(Channel length modulation effect) (D)密勒效應(Miller Effect)

5. 右圖所示符號為何種元件？

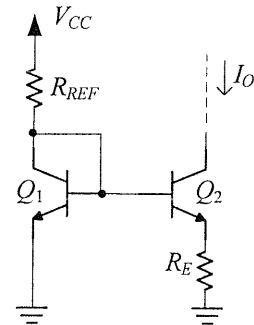
- (A)增強型 NMOS (B)增強型 PMOS
(C)空乏型 NMOS (D)空乏型 PMOS



- 一增強型 NMOS transistor 其參數為 $V_t = 1 \text{ V}$ 、 $k_n' = 25 \mu\text{A}/\text{V}^2$ ，今若其源極(Source)電壓：2 V，閘極(Gate)電壓：2 V，汲極(Drain)電壓：2.5 V，則此 FET 工作在 (A)飽和區(Saturation region) (B)截止區(Cutoff region) (C)三極管區(Triode region) (D)主動區(Active region)。
- 有關 BJT 電晶體與 FET 場效電晶體的敘述，何者不正確？
(A)BJT 的輸入阻抗 R_i 比 FET 的輸入阻抗小
(B)BJT 的輸出阻抗 r_o 比 FET 的輸出阻抗小
(C)BJT 的互導(transconductance) g_m 比 FET 的互導大
(D)BJT 的本質增益(intrinsic voltage gain) A_0 比 FET 的本質增益大

8. 右圖電路為衛德勒(Wilder)電流源，此電路的特色為

- (A)使用較大的電阻來輸出大電流
(B)使用較大的電阻來輸出小電流
(C)使用較小的電阻來輸出大電流
(D)使用較小的電阻來輸出小電流

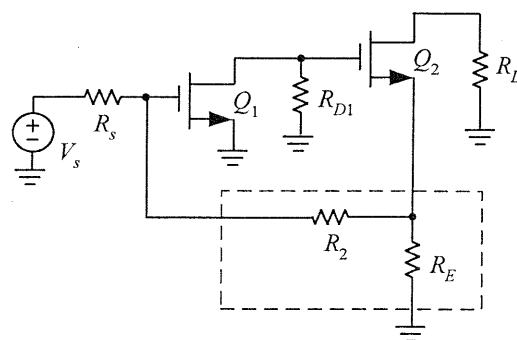


9. 若一電路穩定，則電路之極點應位於 s 平面之

- (A)左半平面 (B)右半平面
(C)虛軸上 (D)原點

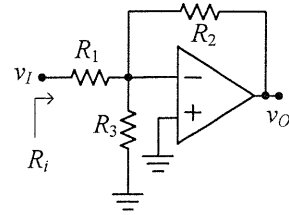
10. 右圖電路為何種回授？

- (A)串並回授(電壓混合電壓取樣)
(B)串串回授(電壓混合電流取樣)
(C)並並回授(電流混合電壓取樣)
(D)並串回授(電流混合電流取樣)

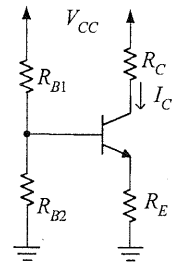


非選擇題：60%

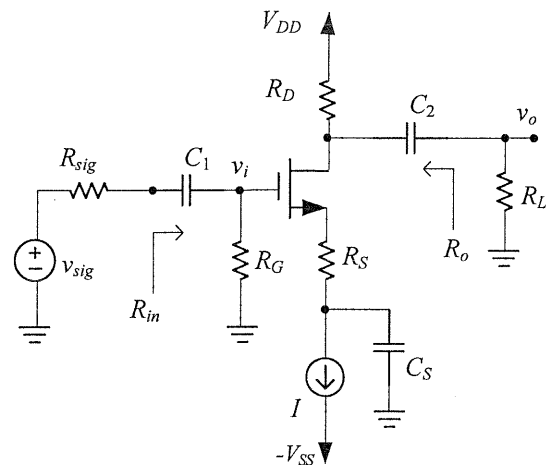
1. 圖示理想運算放大器電路，若 $R_1 = 10 \text{ k}\Omega$ 、 $R_2 = 20 \text{ k}\Omega$ 、 $R_3 = 10 \text{ k}\Omega$ ，求：
- 電壓增益 v_o/v_i
 - 輸入阻抗 R_i 。
- 10%



2. (a)略述空乏區位障(Barrier)形成之原因。5%
(b)略述擴散電容(Diffusion Capacitance)及空乏電容(Depletion Capacitance)。5%
3. 圖示電路， $V_{CC} = +10\text{V}$ ， $R_{B1} = 200 \text{ k}\Omega$ ， $R_{B2} = 200 \text{ k}\Omega$ ， $R_C = 5 \text{ k}\Omega$ ， $R_E = 4 \text{ k}\Omega$ ，電晶體電流放大率 $\beta = 100$ ，試作直流分析，求電流 I_C 。
- 10%



4. 圖示放大器中之 FET: $g_m = 1 \text{ mA/V}^2$ ， $R_{sig} = 1 \text{ M}\Omega$ ， $R_G = 1 \text{ M}\Omega$ ， $R_D = R_L = 20 \text{ k}\Omega$ 、 $R_S = 1 \text{ k}\Omega$ 。若電容 C_1 、 C_2 、 C_S 皆趨近理想 ∞ ：
- 繪出電路之小訊號等效電路，FET 使用 T 模型。求：
 - R_{in}
 - $A_v = v_o/v_i$
 - $G_v = v_o/v_{sig}$ 。
- 20%



5. 圖示 FET 電晶體組成的差動放大器，若 Q_1 、 Q_2 特性相同且 $g_m = 1 \text{ mA/V}$ 、 $R_D = 20 \text{ k}\Omega$ 、 $R_{SS} = 100 \text{ k}\Omega$ ，差模輸入訊號 $v_{id} = v_{G1} - v_{G2}$ ，求：
- 差模電壓增益 $A_d = v_o/v_{id} = ?$
 - 共模電壓增益 $A_{cm} = ?$
- 10%

